

CUTTING AND DIVIDING METHOD FOR SEMICONDUCTOR BASE

Publication number: JP1225510

Publication date: 1989-09-08

Inventor: KATO MASAHIRO

Applicant: SUMITOMO ELECTRIC INDUSTRIES

Classification:

- International: H01L21/301; B28D5/00; H01L21/78; H01L21/02;
B28D5/00; H01L21/70; (IPC1-7): B28D5/00; H01L21/78

- European:

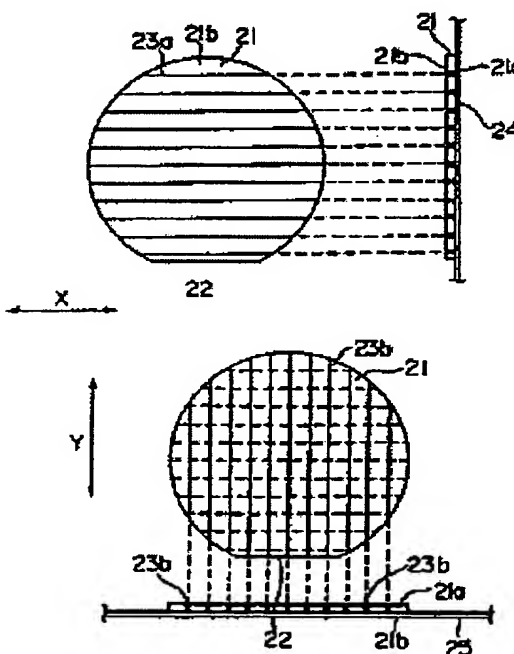
Application number: JP19880052283 19880304

Priority number(s): JP19880052283 19880304

Report a data error here

Abstract of JP1225510

PURPOSE: To prevent chippings from generating at the time of cutting by dicing in the direction crossing square to each other from the surface and the rear of a semiconductor base. **CONSTITUTION:** An integrated circuit is formed in a semiconductor wafer 21, and then an adhesive film is applied on a forming surface 21a of said wafer, fixed on a fixing bed, and cut at positions 23a corresponding with all the integrated circuit dividing lines in the direction X in parallel with an orientation flat 22 from a rear face 21b side. Then, the wafer is removed from the fixing bed, and an adhesive film of different quality is applied on the integrated circuit non-molded surface side. The adhesive film applied on the integrated circuit molded surface side only is dissolved, and the back 21b side of the wafer is fixed on a stage bed and the wafer 21 is cut on integrated circuit dividing lines 23b along the direction Y crossing square with the orientation flat 22 of the integrated circuit molded surface 21a. The cut semiconductor wafer is removed from the stage bed, and the adhesive film 25 on the back is stretched, divided along the cutting lines crossing square respectively and separated.



Data supplied from the esp@cenet database - Worldwide

3/3

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平1-225510

⑤ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)9月8日

B 28 D 5/00
H 01 L 21/78

Z-7366-3C
Q-8831-5F

審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 半導体基板の切断分割方法

⑯ 特 願 昭63-52283

⑰ 出 願 昭63(1988)3月4日

⑱ 発 明 者 加 藤 正 裕 神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社
横浜製作所内

⑲ 出 願 人 住友電気工業株式会社 大阪府大阪市東区北浜5丁目15番地

⑳ 代 理 人 弁理士 長谷川 芳樹 外3名

FP01-0144-01 "-02 "-03 "-04 "-05 "-06 "-07 FP03-0042 "-01 "-02 FP03-0044 FP03-0046	FP03-0050 FP03-0051 FP03-0290 FP03-0298 07.11.27 ALLOWED
---	---

明 細 書

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体基板の切断分割方法に関し、特に詳細には、ダイシングを利用した半導体基板の分割方法に関する。

〔従来技術〕

半導体集積回路の作成は、フォトリソグラフィ技術、薄膜生成技術を用いて、半導体基板(ウェーハ)の表面上に多数に集積回路を形成し、その後、個々の半導体チップに分割することにより行われる。その分割方法としては、一般に分割方向が特定されているダイヤモンドポイントツールによりスクライピングする方法と、分割方向に自由度のある回転ダイシングブレードによるダイシング方法とが知られている。そして、このダイシング方法では、第3図に示すように集積回路の形成されていない半導体ウェーハ31の裏面に粘着テープを貼付け、回転ブレードにより、集積回路形成表面側の互いに直交する2方向A及びBの集積回路分割ライン30上で切断し、矩形状に切断分

1. 発明の名称

半導体基板の切断分割方法

2. 特許請求の範囲

1. 半導体基板の第1の主表面を第1の方向にダイシングする工程と、

前記半導体基板の主表面とは半導体基板を介して反対の第2の主表面を前記第1の方向に直交する第2の方向にダイシングし前記半導体基板を複数に切断分割する工程とを含む半導体基板の切断分割方法。

2. 前記半導体基板が閃亜鉛鉱結晶構造を有し、前記第1の主表面がその結晶構造の(100)面であり前記第1の方向がその方向にパターンを形成し、エッチングした時、そのエッチング断面が順メサ型になる請求項1記載の半導体基板の切断分割方法。

割し、半導体チップ32を作成していた。特にGaAs結晶のような閃亜鉛鉱型結晶構造よりなる半導体ウェーハでは、その(100)面基板に対して第4図に示すように面内で直交する2方向に切断していた。

〔発明の解決しようとする課題〕

上記方法では、半導体ウェーハの集積回路形成面上に、互いに直交する方向に切断しているが、このように直交する2方向の切断を同一表面で最適条件のもとで行なうには、それぞれの方向での切断速度を変えなければならない。具体的には、集積回路を形成した半導体基板を個々の半導体チップに分割するには互いに直交する2方向の切断が必要であるが、ある所定の方向、例えばGaAsの(100)面基板にあつては、第4図においてX方向には切断が容易であるが、この方向に直交する方向、すなわち、第4図のY方向での切断は同じ条件では難しく、切断速度を遅くしなければならない。そして、このX方向にパターンを形成し適当なエッチング溶液で溶液エッチン

グをすると、第4図のPに示すように順メサ形状のエッチング形状が得られ、また、Y方向にあつては、第4図のQに示すように逆メサ型のエッチング断面形状が得られる。すなわち、エッチング断面形状が順メサ型となる方向には切断が容易で、エッチング断面形状が逆メサ型となる方向には切断が難しい。例えば、このように互いに直交する2方向において切断の条件が異なることは、結晶構造の対称性からも予測されることであり、また特に(100)面半導体ウェーハに関してその切断の容易さに面内方向の依存性があることが経験的にも知られていた。そして、その切断方向に適した切断条件で切断を行なわない場合、チップング等が生じ易くなり製品歩留りを下げることとなり、そのため、切断方向によって切断速度を変えて切断していた。

〔課題を解決するための手段〕

第5図に示すようにして、このような半導体ウェーハ14の表裏面14a、14bに保護膜15a、15bによるパターン16a、16bを

形成し、溶液エッチングを行うと、第6図に示すようなエッチング断面形状を得ることができることが知られている。この第6図にみられるように、順メサのエッチング断面形状の溝17a、17bと、逆メサのエッチング断面形状の溝17c、17dが半導体ウェーハ14の表裏面にそれぞれ形成される。

そこで、本件発明者は、半導体ウェーハの結晶構造より、集積回路形成面のある所定の方向における結晶の性質と、その集積回路形成面の裏面側における先の所定の方向に直角な方向での結晶の性質が同じとなることに着目し、切断条件を変えことなく同一条件で互いに直交する方向での切断可能にし、切断の際チップング等が生じにくい半導体ウェーハの分割方法を発明した。

本発明の半導体基板の分割方法では、半導体基板の第1の主表面を第1の方向にダイシングする工程と、前記半導体基板の主表面とは半導体基板を介して反対の第2の主表面を前記第1の方向に直交する第2の方向にダイシングし、前記半導体

基板を切断分割する工程とを含むことを特徴とする。

特に閃亜鉛鉱型結晶の(100)面基板の切断分割に適用する場合には、溶液エッチングしたとき順メサ型のエッチング断面形状が得られる方向に表裏面を切断することを特徴とする。

〔作用〕

本発明の半導体基板の分割方法では、半導体基板の表面及び裏面より互いに直交する方向にダイシングすることにより、同一条件のもとでダイシングを可能にしている。

〔実施例〕

以下図面を参照しつつ本発明に従う実施例について説明する。

同一符号を付した要素は同一機能を有するため重複する説明は省略する。

第1図は本発明に従う実施例の工程を示す。

この図に示すように、本発明に従う分割方法は第1図に示すように、集積回路形成工程1が終了後、まず、GaAs半導体ウェーハを粘着フィル

ムに貼付ける第1粘着フィルム貼付工程2を行う。この第1粘着フィルム貼付工程2では、半導体ウェーハの表面、すなわち、集積回路等が形成されている面に粘着フィルムを貼付ける。この工程2で貼付けられる粘着フィルムは後の工程で溶解されなければならないので、この条件を満たすような材料で作られていなければならない。また、この粘着フィルムは集積回路等が形成されている面に貼付けられるため、集積回路等に悪影響を与えるものは避けなければならない。

この第1粘着フィルム貼付工程2が終了後、第1ダイシング工程3を行う。この第1ダイシング工程を第2(a)図を用いて説明する。第1ダイシング工程3では、半導体ウェーハ21の粘着フィルム貼付け側21a、すなわち、集積回路形成面側を固定台に固定し、半導体ウェーハ21の裏面21b側より、オリエンテーションフラット22に対して平行な方向Xの集積回路分割ラインの対応する半導体ウェーハ裏面21b側の位置23aで半導体ウェーハを切断する。この切断で

た状態の半導体ウェーハを溶解液に浸し、半導体ウェーハの集積回路形成面側に貼付けた粘着フィルムのみを溶解する。この溶解工程5で使用する溶解液の選択の要件は、集積回路形成面側に貼付けた粘着フィルムは溶解できるが、半導体ウェーハの裏面側に貼付けた粘着フィルムを溶解しないものでなければならない。更に、この溶解液は半導体ウェーハ上に形成された集積回路に悪影響を与えるものであってはならない。

このようにして、集積回路形成面に貼付けられた粘着フィルムを溶解した後、第2ダイシング工程6を実施する。この第2ダイシング工程6を第2(b)図を用いて説明する。この工程6では、半導体ウェーハ21の裏面21b側をステージ台に固定し、集積回路形成面21aのオリエンテーションフラット22に直交する方向Yに沿った集積回路分割ライン23b上で半導体ウェーハ21を切断する。この切断では、第1ダイシング工程3で使用したものと同様なダイヤモンドの回転ブレードを使用し、その切り込み深さは、半導体ウ

ェーハ21の裏面21b側の粘着フィルム25が切れない程度である。このようにして、半導体ウェーハは第1及び第2のダイシング工程3及び6により、その表裏面が互いに直交する方向に切断される。

次に、第2粘着フィルム貼付工程4を実施する。この第2粘着フィルム貼付工程4では、半導体ウェーハの裏面、すなわち、集積回路が形成されていない面側に粘着フィルムを貼付ける。ここで貼付ける粘着フィルムは、先に貼付けた粘着フィルムとはその性質が異なり、弾性を有し、伸びるようなものであることが好ましい。更に、この粘着フィルムは、次の工程で先の粘着フィルムを溶解する溶液で溶けないものである必要がある。

次に、第1粘着フィルム溶解工程5を実施する。この工程5では、両面に粘着フィルムを貼付け

次にこのように切断された半導体ウェーハをステージ台より取り外し、分割分離工程7を実施する。この工程7では、半導体ウェーハの裏面に貼付けられた粘着フィルム25を引き伸ばし、いわゆるエキスパンディングを行う。このエキスパンディングにより、半導体ウェーハは、互いに直交する切断線に沿って分割分離される。

本発明は上記実施例に限定されるものでなく、種々の変形例が考えられ得る。

具体的には、上記実施例では、半導体ウェーハをダイヤモンドの回転ブレードで切断しているが、この代わりにレーザー光を使用して切断するようにしてもよい。

また更に、上記実施例では、半導体ウェーハの裏面側をダイシングする際、半導体ウェーハの集

また更に、上記実施例では、半導体ウェーハの裏面側をダイシングする際、半導体ウェーハの集

積回路形成面に粘着フィルムを貼付け、ダイシングされた半導体ウェーハがバラバラにならないようにしているが、この粘着フィルムを貼付ける代わりに、いわゆる集積回路形成工程の最後に行われるバックエッチング工程で使用する方法を使用してもよい。この方法は、集積回路形成面にロウを塗布、このロウを塗布した面を金属板又はガラス板に貼付け、半導体ウェーハの裏面側をエッチング又は研削し、半導体ウェーハの厚さを薄くする方法である。また、実施例ではダイシングに関してスルーカット（粘着フィルムのみ残して、基板に関しては完全に切断する方法）を想定しているが、これに限定されず、例えばハーフカット法（基板を完全に切断せず、一定深さの切りこみを入れる方法）とローラー加工ブレーキングを併用する分割方法で切りこみを入れる際にも適用できる。

更に、上記実施例では、半導体ウェーハをオリエンテーションフラットに対して平行及び直角な方向、すなわち、半導体ウェーハを溶液エッチン

グ条件で半導体ウェーハを切断できる。したがって、切断速度を上げることができ、更に、切断の際の歩留まりを向上させることもできる。

また更に、互いに直交する方向においてダイシング条件を同じにすることができるので、半導体ウェーハの分割における自動化、量産化が本発明の方法を使用することにより可能となる。

4. 図面の簡単な説明

第1図は本発明の実施例の工程を示す図、第2(a)図、第2(b)図は第1及び第2のダイシング工程における半導体ウェーハの状態を示す図、第3図は、従来例の半導体ウェーハの分割状態を示す図、第4図は半導体ウェーハにおける切断の難易方向を説明する図、第5図及び第6図は閃亜鉛鉱型結晶構造のエッチング形状の確認法及びエッチング形状を示す図である。

1…集積回路形成工程、2…第1粘着フィルム貼付工程、3…第1ダイシング工程、4…第2粘着フィルム貼付工程、5…第1粘着フィルム貼付

グしたとき順メサまたは逆メサのエッチング形状となる方向に切断しているが、切断方向はこれに限定されず、半導体ウェーハの表裏面で互いに直交する方向が結晶学的にみて切断条件が等価になるならば、本発明の効果は十分達成できる。

また、上記実施例ではGaAsウェーハの切断について説明しているが、切断の対象はこれに限定されず、2元以上の元素から成る化合物半導体、例えばInP半導体ウェーハ等及びその他の半導体ウェーハの切断にも適用することができる。

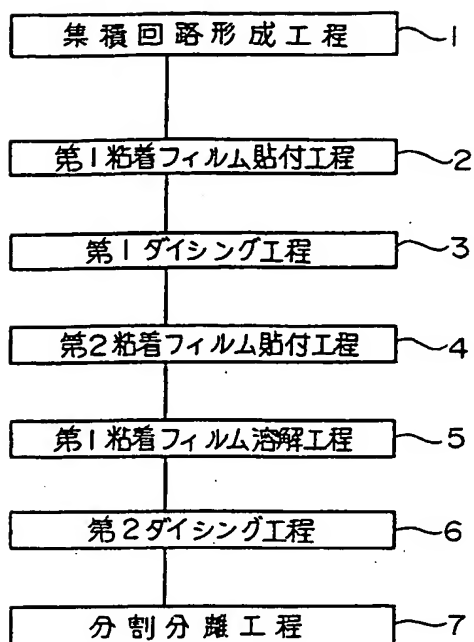
また更に、上記実施例では集積回路を形成した半導体ウェーハの切断に関して説明しているが、種々の光学素子、例えば、半導体レーザー等が形成されている半導体ウェーハまたは何も形成されていない半導体ウェーハの分割にも適用できる。

〔発明の効果〕

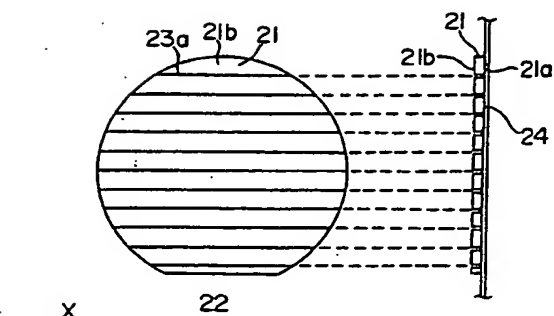
本発明の切断分割方法では、同じダイシング条件で互いに直交する方向にダイシングができるので、半導体ウェーハを分割する際、切断条件を変える必要がない。そのため、切断しやすいダイシ

工程、6…第2ダイシング工程、7…分割分離工程7、21、31…半導体ウェーハ、21a…半導体ウェーハの表面、21b…半導体ウェーハの裏面、22…オリエンテーションフラット、23a、23b、31a、31b…集積回路分割ライン、24、25…粘着フィルム、32…半導体チップ。

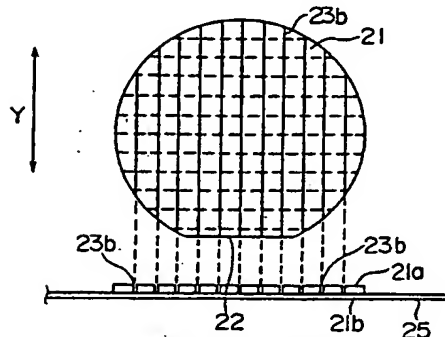
特許出願人	住友電気工業株式会社
代理人弁理士	長谷川 芳 樹
同	寺 崎 史 朗



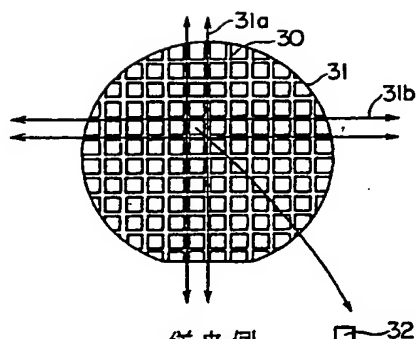
本発明の一実施例工程
第1図



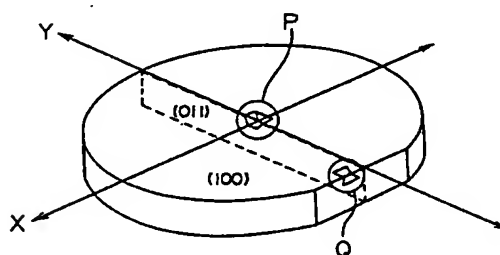
第1ダイシング工程
第2(a)図



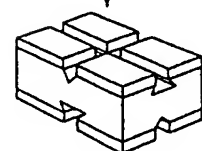
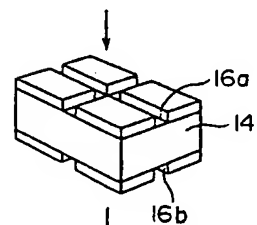
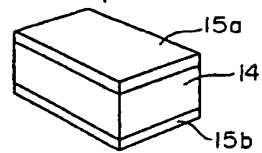
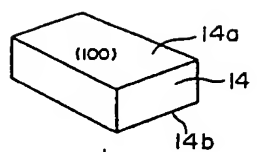
第2ダイシング工程
第2(b)図



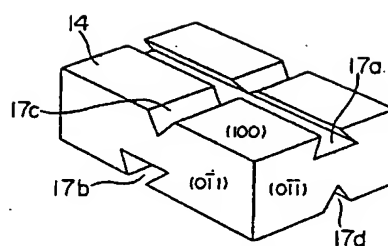
従来例
第3図



切断方向
第4図



エッチング方法
第5図



エッチング形状
第6図